Тестеры коэффициента битовых ошибок (BERT)

Технические решения для тестирования коэффициента битовых ошибок

Компания Keysight Technologies предлагает широкий выбор технических решений для тестирования коэффициента битовых ошибок - от доступных решений для тестирования в процессе производства до высокопроизводительных приборов для определения характеристик устройств и тестирования на соответствие требованиям стандартов при скоростях передачи данных до 64 Гбод (64 Гбит/с при кодировании NRZ, 128 Гбит/с при кодировании PAM-4).

Решения компании Keysight для тестирования коэффициента битовых ошибок обеспечивают высокую точность и эффективность верификации, определения характеристик, а также производственных испытаний и тестирования на соответствие требованиям стандартов высокоскоростных коммуникационных портов современных специализированных интегральных схем, компонентов, модулей и линейных плат в процессе разработки и производства полупроводниковых устройств, компьютеров, мобильных компьютерных устройств, систем хранения данных и средств связи.

В спектр продукции компании Keysight входит несколько серий тестеров коэффициента битовых ошибок (BERT), которые позволяют работать с различными скоростями передачи данных, а также специализированные приборы для воздействия на тестируемое устройство и анализа отклика. Тестеры коэффициента битовых ошибок позволяют решать важнейшие измерительные задачи при разработке следующего поколения устройств с гигабитными интерфейсами.

Тестеры коэффициента битовых ошибок используются для тестирования и определения характеристик самых различных высокоскоростных цифровых интерфейсов:
QPI, FB-DIMM, Hypertransport, Express®, SATA/SAS, USB, Thunderbolt, DisplayPort, HDMI, MHL, MIPI, UHS-II, Fibre Channel, XAUI/10Gb Ethernet, CAUI/100GbE, CEI и другие объединительные платы, модули XFI/XFP/SFP+/CFP, OTN и PON-OLT, устройства параллельно-последовательного/последовательно-параллельного преобразования (SerDes), цифро-аналоговые и аналого-цифровые преобразователи и др.

Тестируемое устройство	Скорость передачи	Примеры применения	Типовые требования	Рекомендуемые тестеры Keysight: Для разработки и тестирования на соответствие стандартам	Рекомендуемые тестеры Keysight: Для производства
Высокоскоростные приёмники сигналов последовательных компьютерных шин и объединительных плат	< 16 Гбит/с	QPI, PCI Express, SATA, SAS, USB3, TBT, DP, SD, UHS II, MIPI D-PHY/M-PHY, HDMI	Скорости передачи < 16 Гбит/с, калиброванный джиттер, генерация тактового сигнала с распределенным спектром (SSC), межсимвольных помех и синусоидальных помех, восстановление тактового сигнала, задание последовательностей кодовых комбинаций	J-BERT M8020A, M8030A*	J-BERT M8020A, M8030A*
	< 10 Гбит/с	MIPI D-PHY/ C-PHY HDMI, MHL	Скорости передачи < 10 Гбит/с, без режима петли обратной связи, передача по трехпроводным линиям или многоуровневые сигналы	M8190A, M8195A	M8190A, M8195A
Объединительные платы, устройства SerDes, AOC, повторители	> 10 Гбит/с до 28 Гбит/с	10Gbase-KR4/-CR4, CEI, IB, TBT, CAUI, CAUI 2/4, 10Gbase-KR	Скорости передачи > 10 Гбит/с, коррекция предыскажений, перекрестные помехи, псевдослучайные двоичные последовательности (PRBS)	J-BERT M8020A, N4960A, M8062A	J-BERT M8020A, N4960A, M8062A
	< 58 Гбит/с	CEI-56G/112G, 400GbE	Амплитудно-импульсная модуляция с 4 уровнями амплитуды (PAM-4), метод кодирования без возврата к нулю (NRZ), псевдослучайные двоичные последовательности (PRBS)	M8040A	M8040A
Оптические приёмо-передатчики и субкомпоненты: от 0,6 до 58 Гбит/с	< 58 Гбит/с	400GbE, 64G FC	Амплитудно-импульсная модуляция с 4 уровнями амплитуды (PAM-4), метод кодирования без возврата к нулю (NRZ), псевдослучайные двоичные последовательности (PRBS)	M8040A	M8040A
	< 28 Гбит/с	40G/100GbE, 32G FC, CFP2/4	Скорости передачи > 16 Гбит/с, чистые сигналы, псевдослучайные двоичные последовательности (PRBS)	N4960A J-BERT M8020A+M8062A	N4960A
	10 Гбит/с	10G/40GbE, PON, OTN, 8G/16G FC, QSFP, SFP+ QFP	Скорости передачи от 3 до 15 Гбит/с, псевдослучайные двоичные последовательности (PRBS), тестирование оптической нагрузки и чувствительности, структурированные последовательности импульсов	J-BERT M8020A, M8030A*	N4962A
	< 4 Гбит/с	1GbE, XFP, PON, 1G/2G/4G FC	Скорости передачи < 3 Гбит/с, быстрая побитовая синхронизация, псевдослучайные двоичные последовательности (PRBS) или структурированные последовательности импульсов	M8020A, N4962A с внешним опорным сигналом	M8020A, N4962A с внешним опорным сигналом

* Для нескольких линий

Тестеры коэффициента битовых ошибок (BERT)

Высокопроизводительный тестер J-BERT M8020A

M8020A

- Скорости передачи данных до 8,5/16 Гбит/с для генератора кодовых последовательностей и детектора ошибок; возможность увеличения до 32 Гбит/с при использовании модуля M8062A или при использовании с мультиплексором M8061A
- От 1 до 4 каналов BERT со скоростями передачи данных 16 Гбит/с в 5-слотовом шасси в формате AXIe
- Встроенные калиброванные источники джиттера: случайный джиттер (RJ), одно- или двухтональный периодический джиттер (PJ1 и PJ2), синусоидальный джиттер (SJ), ограниченный некоррелированный джиттер (BUJ), джиттер тактового сигнала половинной частоты (clk/2), тактовый сигнал с распределенным спектром (SSC), синусоидальные помехи
- Встроенная схема положительной и отрицательной коррекции предыскажений на основе КИХ-фильтра с 8 коэффициентами, до 20 дБ
- Интерактивная система обучения и контроля состояния канала (LTSSM) для PCI Express
- Встроенная схема восстановления тактового сигнала и коррекция последовательных данных
- Автоматизированная калибровка на месте эксплуатации
- Возможность модернизации модулей и опций

Высокопроизводительный J-BERT M8020A с 4 каналами

Высокопроизводительный J-BERT M8020A позволяет быстро и точно определять параметры приёмников устройств, использующих одну или несколько линий и работающих на скоростях передачи данных до 16 или 32 Гбит/с.

За счёт высочайшей степени интеграции J-BERT M8020A упрощает создание испытательной системы. Кроме того, автоматизированная калибровка схем формирования сигналов прямо на месте эксплуатации обеспечивает точные и стабильные результаты измерений. Благодаря интерактивной тренировке канала связи J-BERT M8020A может вести себя как партнёр канала связи тестируемого устройства, что позволяет ускорить отладку разрабатываемых устройств.

Области применения

Разработка и тестирование интегральных схем, устройств, плат и систем с последовательными портами ввода-вывода, обеспечивающими скорости передачи данных до 16 Гбит/с или 32 Гбит/с, для которых необходимо определять параметры и проверять их на соответствие требованиям стандартов. J-BERT M8020A может использоваться для тестирования на соответствие требованиям популярных стандартов последовательных шин, таких как: PCI Express®, USB, MIPI® M-PHY®, SATA/SAS, DisplayPort, SD UHS-II, Fibre Channel, управляющие шины и шины памяти, объединительные платы, повторители, активные оптические кабели, Thunderbolt, 10 GbE, 100GbE (оптические и электрические), SFP+, приёмопередатчики CFP2/4, CEI.

Технические характеристики

Для рабочего диапазона 32 Гбит/с: см. M8062A, M8061A
Для рабочего диапазона до 16 Гбит/с: M8041A, M8051A

Генератор кодовых последовательностей

- Рабочий диапазон: от 150 МГц до 8,5 ГГц (опция G08 или C08), от 150 МГц до 16,2 ГГц (опция G16 или C16); для расширения до 32,4 Гбит/с: используйте дополнительно M8062A или M8061A
- Выходы данных: 1 или 4 для 16 Гбит/с (опция 0G2 для второго канала генератора кодовых последовательностей в модуле M8041/51A)
- Амплитуда выходного сигнала: от 50 мВ до 1,2 В (размах) (несимметричный)
- Время нарастания сигнала: от 12 пс (тип.) (от 20 до 80%)
- Положительная и отрицательная коррекция предыскажений на основе КИХ-фильтра, имеющего 8 коэффициентов (опция 0G4)
- Уровень собственного джиттера: 8 пс (размах) (тип.)
- Соединители: 3,5 мм (розетка)
- Дополнительные выходы: выход сигнала запуска, выход тактового сигнала, управляющий выход, системный выход

Кодовая последовательность

- ПСДП (PRBS): 2^n-1, n = 7,10, 11 15, 23, 23p, 31
- Глубина памяти: 2 Гбит на канал
- Секвенсор: 3 уровня циклов со счётчиком числа повторений, 1 бесконечный цикл
- Интерактивная система обучения и контроля состояния канала (LTSSM) для PCIe

Тестирование на устойчивость к джиттеру

- Калиброванные источники джиттера: низкочастотный джиттер до 5 МГц (до 1000 UI), высокочастотный джиттер до 1 UI с частотой 500 МГц (RJ, PJ1, PJ2, BUJ, sRJ), джиттер тактового сигнала половинной частоты (clk/2): ±20 пс
- Тактовый сигнал с распределенным спектром (SSC): ±5000 x 10^{-6}
- Межсимвольная интерференция (ISI): 8 каналов ISI (см. M8048A)
- Встроенные помехи: в синфазном режиме - до 400 мВ; в дифференциальном режиме - до 30% от амплитуды выходного сигнала
- Автоматическое тестирование устойчивости к джиттеру

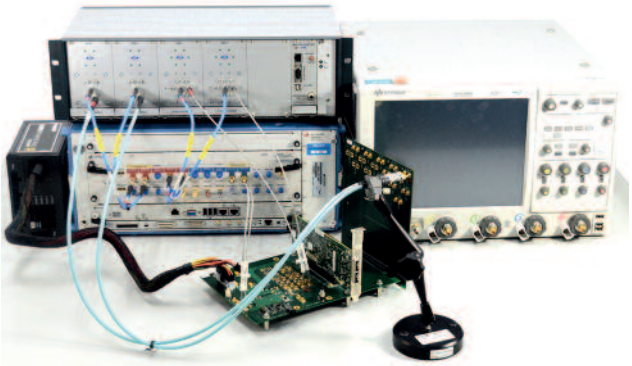
Анализатор

- Входы данных; от 1 до 4 (опция 0A2 при заказе второго канала для модуля M8041/51A)
- Встроенная схема восстановления тактового сигнала: настраиваемая ширина полосы пропускания петли системы ФАПЧ до 20 МГц
- Чувствительность: 50 мВ
- Непрерывная линейная коррекция (CTLE): да
- Соединители: 3,5 мм (розетка)

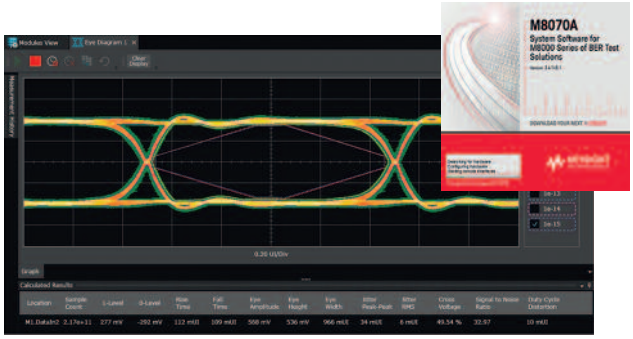
Информация для заказа

M8020A-BU1	J-BERT в 5-слотовом шасси в формате AXIe со встроенным контроллером
M8020A BU2	J-BERT в 5-слотовом шасси в формате AXIe
M8041A*	2-канальный BERT, вход тактового сигнала, скорость передачи данных 16 Гбит/с, 3-слотовый модуль в формате AXIe
M8051A*	2-канальный BERT, скорость передачи данных 16 Гбит/с, 2-слотовый модуль в формате AXIe
M8062A*	1-канальный BERT, скорость передачи данных 32 Гбит/с, 2-слотовый модуль в формате AXIe
M8061A*	Мультиплексор 2:1, коррекция предыскажений, скорость передачи данных 32 Гбит/с
M8070A	Системное программное обеспечение для серии M8000

* Конфигурация и возможности (в том числе, число каналов) зависят от установленных программных опций. Обратитесь за помощью к специалисту Keysight



Испытательная установка для тестирования характеристик передатчиков и приёмников интерфейса PCI Express на основе широкополосного осциллографа, BER-тестера, тестовой оснастки и ПО N5990A



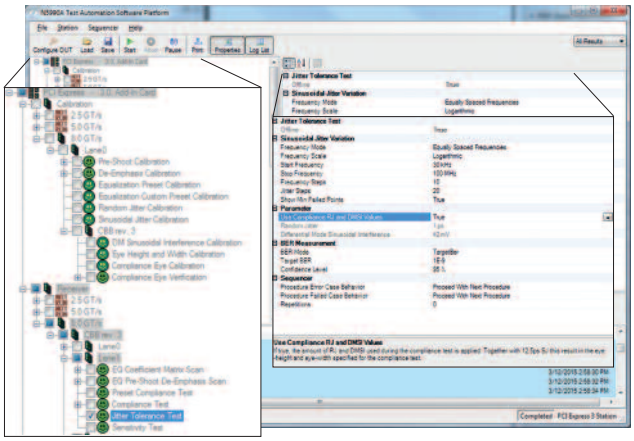
Системное программное обеспечение для различных решений тестирования BER

Тестеры коэффициента битовых ошибок (BERT)

Программная платформа для автоматизации испытаний N5990A

N5990A

Структурная схема программной платформы для автоматизации испытаний



Выбор параметров тестирования (режим определения характеристик)

Информация для заказа

Номер модели	Описание
N5990A-010	Задание последовательности тестов, графический интерфейс пользователя, интерфейс дистанционного управления, поддержка множества шин. Требуется для всех других опций.
N5990A-001	База данных и интерфейс web-браузера
N5990A-003	Поддержка множества линий (> 2)
N5990A-005	Поддержка встроенного интерфейса BER Counter
N5990A-008	Дистанционое управление электропитанием
N5990A-500	Пользовательское программирование (интерфейс прикладного программирования, включая шаблоны на языке C#), дополнительная лицензия разработчика
Библиотеки тестов высокоскоростных приёмников	
N5990A-101	PCI Express Gen1, Gen2 и Gen3 для J-BERT M8020A и N4903B
N5990A-102	USB 2.0 и 3.0 для J-BERT M8020A и N4903B; для ParBERT (7 Гбит/с) (только USB 3.0) и 81134A (только USB 2.0)
N5990A-103	Тесты RSG (требования к сигналу приёмника) интерфейса SATA для J-BERT M8020A и N4903B (и для 81134A: только 1.0 и 2.0)
N5990A-104	Thunderbolt для J-BERT N4903B
N5990A-120	SD UHS-II для J-BERT M8020A и N4903B
N5990A-150	HDMI 1.4 для платформы E4887A
N5990A-151	HDMI для M8190A и M8195A
N5990A-152	MHL для ParBERT (7 Гбит/с)
N5990A-153	MHL для M8190A и M8195A
N5990A-155	DisplayPort для J-BERT M8020A и N4903B, и ParBERT (7 Гбит/с)

Информация для заказа (продолжение)

Номер модели	Описание
N5990A-160	MIPI D-PHY для ParBERT (3,4 и 7 Гбит/с)
N5990A-165	MIPI M-PHY для J-BERT M8020A и N4903B, и ParBERT
Интерфейсы для программного обеспечения (ПО) тестирования высокоскоростных передатчиков/источников шин (на осциллографах Infiniium) (ПО тестирования не включено)	
N5990A-201	PCI Express (ПО тестирования: N5393D)
N5990A-202	USB (ПО тестирования: U7243B)
N5990A-203	Serial ATA (ПО тестирования: N5411B)
N5990A-250	HDMI Source Test Software (ПО тестирования: N5399D)
N5990A-252	MHL (ПО тестирования: N6460A)
N5990A-255	DisplayPort (ПО тестирования: U7232D)
N5990A-260	MIPI D-PHY (ПО тестирования: U7238D)
N5990A-265	MIPI M-PHY (ПО тестирования: U7249D)
Наборы обучающих последовательностей каналов	
N5990A-301	PCI Express 3.0 для J-BERT M8020A и N4903B
N5990A-302	USB 3.0/3.1 для и N4903B
N5990A-303	SATA для J-BERT M8020A и N4903B
N5990A-366	Генератор фреймов протокола MIPI M-PHY для J-BERT M8020A и N4903B, и ParBERT
Тесты на низких скоростях электрических характеристик и протоколов	
N5990A-350	HDMI: тесты EDID, CEC, HDCP и P/ A/ V/ для Quantum Data 980 и тесты HDCP для 882EA
N5990A-351	HDMI: тесты HEAC для генератора 81150A
N5990A-367	MIPI M-PHY/Unipro: счётчик ошибок и мастер сценариев тестирования для J-BERT M8020A
N5990A-368	MIPI M-PHY: макросы, определяемые протоколом, для LLI, SSIC и DigRF v4 для J-BERT M8020A и N4903B
N5990A-501	Тесты частотной коррекции каналов PCIe®
Опции апгрейда до последней версии нормативных требований, касающихся испытаний на соответствие стандартам	
N5990A-011	PCI Express и поддержка J-BERT M8020A
N5990A-012	USB и поддержка J-BERT M8020A
N5990A-013	SATA и поддержка J-BERT M8020A
N5990A-014	HDMI
N5990A-015	DisplayPort и поддержка J-BERT M8020A
N5990A-016	MIPI D-PHY
N5990A-017	MHL
N5990A-018	MIPI M-PHY и поддержка J-BERT M8020A
N5990A-019	SD UHS-II и поддержка J-BERT M8020A

Тестеры коэффициента битовых ошибок (BERT)

BERT M8030A и M8040A

M8030A
M8040A

Многоканальный BERT M8030A

Ключевые возможности и технические характеристики

- Скорости передачи данных до 8,5 Гбит/с и 16 Гбит/с
- До 10 каналов генераторов кодовых последовательностей и анализаторов BERT в 14-слотовом шасси AXIe
- Встроенное и калиброванное внесение джиттера: случайный джиттер (RJ), одно- или двухтональный периодический джиттер (PJ1 и PJ2), синусоидальный джиттер (SJ), ограниченный некоррелированный джиттер (BUJ), синусоидальные помехи в синфазном и дифференциальном режимах, тактовый сигнал с распределенным спектром (модуляция сигналами треугольной и произвольной формы) и джиттер тактового сигнала половинной частоты (clk/2)
- Синхронизация тактового сигнала между всеми модулями
- Настраиваемая схема положительной и отрицательной коррекции предыскажений, использующая КИХ-фильтр с 8 коэффициентами
- Встроенный джиттер, коррекция предыскажений и настраиваемая межсимвольная интерференция (ISI) для каждого канала индивидуально
- Интерактивная система обучения и контроля состояния канала (LTSSM) для PCI Express®
- Индивидуально настраиваемые задержки каналов генераторов и кодовые последовательности
- Встроенная схема восстановления тактового сигнала и коррекция последовательных данных
- Возможность масштабирования и модернизации с помощью опций и модулей

Многоканальный BERT M8030A компании Keysight Technologies обеспечивает техническое решение для тестирования коэффициента битовых ошибок (BER), когда требуется использовать более четырёх каналов. Он поддерживает до 10 каналов генераторов кодовых последовательностей и до 10 каналов анализаторов для решения задач, требующих проведения многоканального тестирования. Это необходимо, например, при тестировании устройств с интерфейсом PCIe®, пассивных оптических сетей (PON), а также при разработке автоматизированных испытательных систем (АИС).

В результате всё возрастающей сложности устройств и повышения скорости передачи данных тестирование становится всё более необходимым и сложным этапом разработки устройств. Чаще всего при использовании одной линии достаточно провести тестирование на низких скоростях передачи данных. Но на более высоких скоростях повышается вероятность возникновения перекрёстных помех, поэтому тестирование с использованием нескольких линий, а также различных воздействующих и подавляемых сигналов становится всё более важным. Когда многоканальные измерения требуются для повышения производительности или проведения тестирования в реальных условиях применения, M8030A является идеальным инструментом.

Модули M8020A

Многоканальный BERT M8030A является 100%-совместимым с существующими модулями J-BERT M8020A. Его способность поддерживать модули M8041A и M8051A защищает инвестиции пользователя в уже приобретённые модули. Кроме того, поддерживается и встроенный контроллер в формате AXIe, который удобно использовать вместе с модулями M8041A/51A для создания интегрированных и очень компактных испытательных систем. Более подробная информация о предлагаемых конфигурациях приведена в разделе, содержащем руководство по комплектованию (Configuration Guide), брошюры с техническими данными M8030A.

Области применения

Многоканальный BERT M8030A предназначен для решения задач разработки и тестирования интегральных схем, устройств, плат и систем с несколькими последовательными портами ввода-вывода, обеспечивающими скорости передачи данных до 16 Гбит/с, которые используются в различных сегментах промышленности и взаимодействуют с компьютерными устройствами, аппаратурой связи и другим оборудованием. Типовые области применения включают:

- многоканальное тестирование устройств с интерфейсом PCIe, использующих несколько линий;
- автоматизированные измерительные системы (АИС) для тестирования устройств пассивных оптических сетей связи (PON) (когда достаточно иметь небольшое число каналов);
- реализация скоростей передачи данных, соответствующих требованиям стандартов 40GBASE и 100GBASE, при совместном использовании нескольких линий со скоростями 4 и 10 Гбит/с.

Информация для заказа

M8030A-BU1[1]	Пакетная опция, включающая 14-слотовое шасси в формате AXIe M9514A (1 шт.), встроенный контроллер с объёмом ОЗУ 16 Гбайт в формате AXIe M9536A (1 шт.) и предустановленные лицензии на программное обеспечение
M8030A BU2	Пакетная опция, включающая 14-слотовое шасси в формате AXIe M9514A (1 шт.). Требуется внешний ПК, подключаемый к системному модулю в формате AXIe M9521A, расположенному в M8030A, по шине PCIe

1. При использовании множества каналов для повышения скорости управления рекомендуется использовать опцию M8030A-BU1 .

Высокопроизводительный BERT M8040A для скоростей передачи данных до 64 Гбод

Ключевые возможности и технические характеристики

- Скорости передачи данных от 2 до 32 и 64 Гбод для генератора кодовых последовательностей и анализатора
- Возможность выбора модуляции PAM-4 или NRZ из интерфейса пользователя
- Встроенная схема коррекции предыскажений на основе КИХ-фильтра с 4 коэффициентами для компенсации потерь
- Встроенные и калиброванные источники джиттера: случайный джиттер (RJ), одно- или двухтональный периодический джиттер (PJ1 и PJ2), синусоидальный джиттер (SJ), ограниченный некоррелированный джиттер (BUJ) и джиттер тактового сигнала половинной частоты (clk/2)
- Два канала генератора кодовых последовательностей на модуль для эмуляции линии “агрессора”
- Короткие соединения с тестируемым устройством (ТУ) за счёт выносных головок для генератора кодовых последовательностей
- Достоверное детектирование ошибок сигналов PAM-4 в реальном времени для низких уровней BER
- Возможность масштабирования и модернизации с помощью опций и модулей

Управляйте разработкой устройств 400GbE

M8040A компании Keysight - тестер коэффициента битовых ошибок с высокой степенью интеграции для определения характеристик физического уровня и тестирования на соответствие требованиям стандартов. Обеспечивая поддержку для сигналов PAM-4 и NRZ и скоростей передачи данных до 64 Гбод (соответствует 128 Гбит/с), он перекрывает все разновидности стандартов Gigabit Ethernet (GbE) со скоростями передачи данных 200 и 400 Гбит/с.

BERT M8040A обеспечивает достоверный анализ ошибок, а также стабильные и точные результаты измерений, оптимизируя запас по характеристикам разрабатываемых устройств 400GbE.

Сигналы PAM-4 и NRZ; 1- или 2-канальный генератор кодовых последовательностей с выносными головками, коррекция предыскажений и внесение джиттера

Тестеры коэффициента битовых ошибок (BERT)

BERT последовательных шин до 32 и 17 Гбит/с N4960A

N4960A
N4951B
N4952A
N4980A

Для тестирования приёмопередатчиков стандартов 16x Fibre Channel (16GFC), Infiniband FDR, Infiniband EDR, 100 G Ethernet и т.д. требуется оборудование, способное работать на скоростях передачи данных по меньшей мере 25 Гбит/с, обеспечивая точное определение соответствия параметров строгим допускам. До сих пор такие системы были очень дорогостоящими. Часто это приводило к тому, что несколько разработчиков были вынуждены совместно использовать в лаборатории один BERT последовательных шин, задерживая выполнение плана определения параметров и разработки.

BERT последовательных шин до 32 и 17 Гбит/с N4960A компании Keysight является доступной альтернативой более дорогих приборов для инженеров-разработчиков на скоростях передачи данных до 32 Гбит/с.

Это компактное решение можно легко переносить в пределах лаборатории или производственного участка. А его низкая цена, составляющая только часть стоимости конкурирующих BERT для стрессового тестирования, позволяет снабдить этим прибором каждое рабочее место.

Тестер N4960A с выносными головками генератора кодовых последовательностей N4951B и детектора ошибок N4952A

Компактная архитектура

Контроллер BERT последовательных шин N4960A - это платформа, которая формирует основу тестера последовательных шин для стрессового тестирования. Контроллер включает средства прецизионной временной синхронизации и управления, необходимые для выносного генератора кодовых последовательностей и головок детектора ошибок.

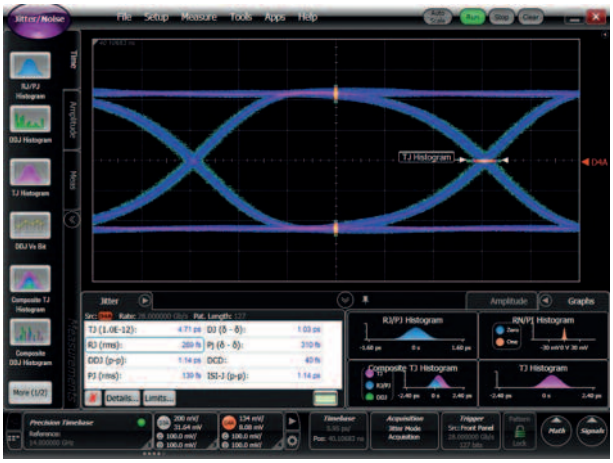
Концепция выносных головок, в первый раз представленная в многоканальном BERT N4965A, предполагает размещение генерации кодовых последовательностей и детектирования ошибок вблизи тестируемого устройства, исключая использование длинных кабелей, ухудшающих качество сигнала. Это особенно важно на высоких скоростях передачи данных.

Окно измерения при тестировании на устойчивость к джиттеру (jitter tolerance test) в ПО N4980A

Доступность без компромиссов

Генератор кодовых последовательностей N4951B и выносные головки детектора ошибок N4952A доступны для работы в двух диапазонах: от 4 до 17 Гбит/с или от 5 до 32 Гбит/с без промежутков или пропущенных значений скоростей передачи данных. Они обеспечивают генерацию и тестирование с помощью кодовых последовательностей на полных скоростях передачи данных непосредственно, не требуя внешних мультиплексоров и согласования задержек, часто используемых в других модульных системах BERT.

Точность воспроизведения сигнала в глазковой диаграмме исключительно высока за счет использования специально разработанных встроенных выходных усилителей. Выходные параметры амплитуды, смещения и напряжения на нагрузке устанавливаются пользователем.



Дифференциальный выход N4951B-H32: выходной сигнал с размахом 6 В при скорости передачи данных 28 Гбит/с

Точные и стабильные испытания на устойчивость к джиттеру

Контроллер BERT последовательных шин N4960A содержит точно откалиброванный источник синусоидального джиттера, обеспечивающий большую величину девиации на низких частотах, и меньшую - на частотах выше 200 МГц. Второй источник синусоидального джиттера плюс источник случайного джиттера и тактовый сигнал с распределённым спектром (SSC) могут быть добавлены при заказе опции - CJ1.

Встроенное программное обеспечение анализа

Поддержка обеих моделей N4960A включена в мультиприборное программное обеспечение (ПО) BERT N4980A. ПО N4980A обеспечивает интуитивно-понятный интерфейс пользователя, а также возможность одно- или многоканального измерений BER с неограниченным числом каналов. Простая установка позволяет начать тестирование в течение нескольких секунд.

Опциональный пакет для тестирования на устойчивость к джиттеру (JTOL) в составе ПО N4980A (Signal Integrity Studio) выполняет все необходимые установки параметров и управляет одно- и многоканальными измерениями при тестировании устройств с одной или несколькими линиями. С помощью редактора шаблонов можно создавать шаблоны, соответствующие критериям тестирования наиболее распространённых стандартов.

Тестирование приёмопередатчиков для сетей Fibre Channel

В данном типе сетей имеется три топологии: прямое соединение (точка-точка), управляемая петля и коммутируемая связная архитектура. Соединения между устройствами для оптимизации используют приёмопередатчики. Например, в случае топологии коммутируемой связной архитектуры, SFP+ (8 GFC и 16 GFC), XFP (10 Гбит/с) и SFP (≤ 4 Гбит/с) представляют собой типы приёмопередатчиков, которые соединяют систему коммутации и различные устройства, такие как устройства хранения данных и компьютерное оборудование. Типовые кодовые последовательности, используемые для тестирования устройств приёмопередачиков, включают ПСДП (PRBS), JSPAT и K28, которые являются частью предварительно загруженной в BERT последовательных шин N4960A библиотеки кодовых последовательностей.

Для сетей 16 GFC (14,025 Гбит/с) N4960A может выполнять измерения BER и обеспечивать сигнал генератора кодовых последовательностей для стрессового тестирования приёмников. Устройства сетей 16 GFC должны быть тщательно протестированы на соответствие строгим допускам. N4960A вместе с ПО BERT N4980A можно также использовать при тестировании на устойчивость к джиттеру для точного определения параметров.

Базовая конфигурация, использующая систему BERT до 17 Гбит/с, показана на следующей странице. В N4951B-D17 и N4952A-E17 могут быть загружены общеизвестные кодовые последовательности для стрессового тестирования сетей 16 GFC. Кроме того, пользователь может разработать собственную последовательность длиной до 8 Мбит и загрузить её в N4951B-D17 и N4952A-E17.

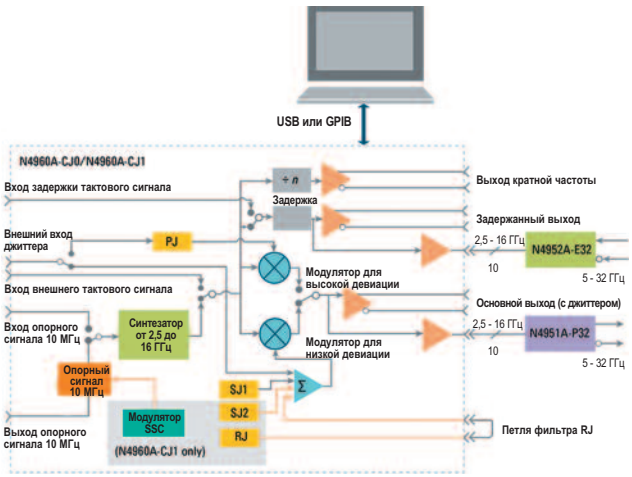
Тестирование приёмопередатчиков сетей 16x Fibre Channel (16 GFC)

Тестеры коэффициента битовых ошибок (BERT)

BERT последовательных шин до 32 и 17 Гбит/с N4960A (продолжение)

N4960A
N4951B
N4952A
N4980A

Установка для тестирования приёмопередатчиков сетей 16 GFC



Структурная схема системы тестирования до 32 Гбит/с

Технические характеристики контроллера N4960A

Автономный источник тактового сигнала и/или контроллер BERT последовательных шин	
Конфигурация выходов тактового сигнала	Синтезатор частот с 3 дифференциальными выходами: основной выход с джиттером (Jitter) (стрессовое тестирование), задержанный выход (Delay) и выход кратной частоты (Divided). Выходы тактового генератора Jitter и Delay используются совместно с головками генератора кодовых последовательностей (PG) и детектора ошибок (ED), соответственно. Скорость передачи данных PG/ED - в два раза больше, чем частота выходов тактового сигнала.
Диапазон частот	От 1,5 до 16 ГГц (от 1,5 до 8,5 ГГц, если подключён N4951B-H17, N4951B-D17 или N4952A-E17)
Выходы	Основной выход с джиттером (Jitter) (стрессовое тестирование), задержанный выход (Delay) и выход кратной частоты (Divided)
Конфигурация выхода (все выходы)	Дифференциальный
Диапазон амплитуды выходного тактового сигнала	От 300 мВ до 1,7 В (размах), несимметричный
Диапазон задержки задержанного тактового сигнала	От 0 до ±1000 UI
Коэффициент деления частоты тактового сигнала	÷ 1, 2, 3,…, 99 999 999 (целочисленный делитель)
Внесение джиттера тактового сигнала	
Синусоидальный (SJ1, SJ2)	От 1 до 200 МГц, до 1UI
Случайный (RJ)	До 75 мUI
Периодический (PJ)	От 1 до 17 МГц, до 100 UI (до 62,5 кГц)
Для SJ2, RJ требуется опция –CJ1. Амплитуда любого воздействия (стресса), возникающего на выходе Jitter тактового сигнала, расположенном на передней панели, будет равна 1/2 от значения, возникающего в головке генератора кодовых последовательностей N4951B. Изменение амплитуды воздействия (стресса) на выходе Jitter тактового сигнала, расположенном на передней панели, будет также приводить к изменению уровня на выходе генератора кодовых последовательностей.	
Тактовый сигнал с распределенным спектром (SSC) (опция -CJ1)	
Диапазон девиации	От 0 до 1,0%
Диапазон частот модуляции	От 1 Гц до 50 кГц
Форма сигнала модуляции	Треугольная
Направление девиации	Вниз от центра, вверх от центра или по обе стороны от центра)

N4951B

N4952A

Технические характеристики головок генераторов кодовых последовательностей	
Диапазон скоростей передачи данных	От 4 до 17 Гбит/с (опции P17/H17/D17) От 5 до 32 Гбит/с (опции P32/H32/D32)
Выбор кодовой последовательности	
ПСДП (PRBS)	2^n – 1, n = 7, 9, 10, 11, 15, 23, 29, 31, 33, 35, 39, 41, 45, 47, 49, 51 K28.3, K28.5, K28.7, CJPAT, CJTPAT, CRPAT, JSPAT, JTSPAT
Коэффициент деления частоты тактового сигнала	÷ 2, ÷ 4, ÷ 8, ..., ÷ 64
Последовательность, разработанная пользователем	Длина от 1 бита до 8 Мбит, программируемая с помощью ПО N4980A
Конфигурация выхода данных	Дифференциальный; может работать в несимметричном режиме с неиспользуемым выходом, нагруженным на 50 Ом, связь по переменному току с внутренней цепью подачи смещения
Амплитуда выходного сигнала данных	Настраиваемая до 1 В (размах) в несимметричном режиме (опция P17/32), до 1,5 В (опция D17/D32), до 3 В (опция H17/H32)
Время нарастания (от 20 до 80%)	16 пс (тип.) (опции P17/P32/ D17/ D32), 12 пс (тип.) (опции H17/H32)
Коррекция предыскажений	Опция D17/D32 имеет встроенную схему коррекции предыскажений (5 коэффициентов)
Внесение джиттера	
Синусоидальный (SJ1, SJ2)	От 1 до 200 МГц, до 1UI
Случайный (RJ)	До 50 мUI
Периодический (PJ)	От 1 до 17 МГц, до 100 UI (до 62,5 кГц) Для SJ2, RJ требуется контроллер N4960A с опцией –CJ1.

Технические характеристики головок детекторов ошибок	
Диапазон скоростей передачи данных	От 4 до 17 Гбит/с (опция E17) От 5 до 32 Гбит/с (опция E32)
Выбор кодовой последовательности	
ПСДП (PRBS)	2^n – 1, n = 7, 9, 10, 11, 15, 23, 29, 31, 33, 35, 39, 41, 45, 47, 49, 51 K28.3, K28.5, K28.7, CJPAT, CJTPAT, CRPAT, JSPAT, JTSPAT
Коэффициент деления частоты тактового сигнала	÷ 2, ÷ 4, ÷ 8, ..., ÷ 64
Последовательность, разработанная пользователем	Длина от 1 бита до 8 Мбит, программируемая с помощью ПО N4980A
Конфигурация выхода данных	Дифференциальный; может работать в несимметричном режиме с неиспользуемым выходом, нагруженным на 50 Ом, связь по переменному току с внутренней цепью подачи смещения
Диапазон амплитудных значений входного сигнала данных	От 100 мВ до 1 В (размах), несимметричный
Диапазон значений задержки входного сигнала данных	± 2000 UI
Виды измерений	Мгновенное и накопленное значение BER, число ошибок, число ошибочных “1” и “0”, потери данных, потери синхронизации, значение многоканального BER, зависимость BER от задержки точки дискретизации (U-образная кривая), тестирование на устойчивость к джиттеру (с помощью ПО N4980A)

Информация для заказа

Опции контроллера N4960A	
N4960A-CJ0	Стандартные возможности внесения джиттера (один источник синусоидального джиттера)
N4960A-CJ1	Расширенные возможности внесения джиттера (второй источник синусоидального джиттера плюс источник случайного джиттера и тактовый сигнал с распределённым спектром (SSC))
Опции выносных головок	
N4951B-H17	Генератор кодовых последовательностей, высокая амплитуда, 17 Гбит/с
N4951B-H32	Генератор кодовых последовательностей, высокая амплитуда, 32 Гбит/с
N4951B-D17	Генератор кодовых последовательностей, коррекция предыскажений (5 коэффициентов), 17 Гбит/с
N4951B-D32	Генератор кодовых последовательностей, коррекция предыскажений (5 коэффициентов), 32 Гбит/с
N4952A-E17	Детектор ошибок, 17 Гбит/с
N4952A-E32	Детектор ошибок, 32 Гбит/с

Тестеры коэффициента битовых ошибок (BERT)

BERT последовательных шин до 12,5 Гбит/с N4962A

N4962A

N4962A

BERT последовательных шин до 12,5 Гбит/с N4962A объединяет компактный генератор псевдослучайных двоичных последовательностей (ПСДП) и детектор ошибок с высокими характеристиками, которые работают на скоростях передачи данных от 0,5 до 12,5 Гбит/с и предназначены для автоматизированного тестирования на производстве и в исследовательских лабораториях. Внутренний синтезатор обеспечивает возможность работы в диапазоне скоростей передачи данных от 9,85 до 11,35 Гбит/с. При использовании с внешним источником тактового сигнала (например, с генератором сигналов N5173B с опцией 513 с диапазоном частот от 9 кГц до 13 ГГц) возможна работа в диапазоне скоростей передачи данных от 0,5 до 12,5 Гбит/с. Компактный размер и простой интерфейс пользователя этого BERT делают его идеальным для производственного тестирования.

Области применения

- Производственное тестирование оптических приёмопередатчиков до 10 Гбит/с
- Входной контроль компонентов систем связи
- Определение параметров широко распространённых устройств на скоростях передачи данных до 12,5 Гбит/с

Свойства BERT последовательных шин N4962A

- Внутренний тактовый сигнал, обеспечивающий возможность работы на скоростях передачи данных от 9,85 до 11,35 Гбит/с
- Возможность работы на скоростях передачи данных от 0,5 до 12,5 Гбит/с с внешним тактовым сигналом
- Экономичное решение для производственного тестирования на скоростях передачи данных до 10 Гбит/с

Свойства генератора сигналов N5173B с опцией 513

- Диапазон частот: от 9 кГц до 13 ГГц
- Высокостабильный системный источник опорной частоты: термостатированный кварцевый генератор (OCXO) с высокими характеристиками и скоростью старения < ± 5 x 10^{-10} за сутки
- Высокая выходная мощность: > +20 дБм
- Низкий уровень гармоник: < –55 дБн в диапазоне частот от 2 до 13 ГГц

N5173B

Технические характеристики N4962A	
Диапазон скоростей передачи данных	От 0,5 до 12,5 Гбит/с с внешним тактовым сигналом
	От 9,85 до 11,35 Гбит/с с внутренним тактовым сигналом
Выбор кодовой последовательности ПСДП (PRBS)	2^n – 1 , n = 7, 10, 15, 23, 31
Диапазон амплитуды выходного сигнала данных	От 300 до 1800 мВ (размах) (несимметричный)
Джиттер выходных сигналов данных	1,1 пс СКЗ (тип.) на скорости передачи данных 10 Гбит/с
Время нарастания/спада выходных сигналов данных (от 20% до 80%)	18 пс (тип.)
Диапазон напряжений входных сигналов данных	От 0,1 до 2 В (размах) (несимметричный)
Настройка фазы входных сигналов данных	От 0 до 358 °
Конфигурация входа/выхода данных	Дифференциальный; связь по переменному току. Может работать в несимметричном режиме без необходимости подключения неиспользуемых входов/выходов к нагрузке 50 Ом.

Технические характеристики генератора сигналов N5173B-513 семейства EXG серии X	
Диапазон частот	От 9 кГц до 13 ГГц
Разрешающая способность	0,001 Гц (ном.)
Сдвиг фазы	Регулируется с номинальным шагом 0,01°
Внутренний генератор опорной частоты	
– Точность установки: ± скорость старения ± дополнительная погрешность при изменении температуры ± влияние изменений напряжения питания ± первоначальная достижимая погрешность калибровки	
– Скорость старения	< ± 1 x 10^{-7} за 1 год; < ±3 x 10^{-8} спустя год работы; < ± 5 x 10^{-10} за сутки после 30 суток
– Дополнительная погрешность при изменении температуры	< ± 2 x 10^{-8} (от 20 до 30 °C) (ном.)
– Влияние изменений напряжения питания	< ± 1 x 10^{-9} для изменений ± 10% (ном.)
– Первоначальная достижимая погрешность калибровки	± 4 x 10^{-8}
Уровень выходного сигнала	
– Устанавливаемый диапазон (с опциями 1E1 и 1EA)	От +30 до –130 дБм
– Устанавливаемый диапазон (без опций 1E1 и 1EA)	От +19 до –20 дБм
– Разрешающая способность	0,01 дБ (ном.)
– Ступенчатый аттенюатор (опция 1E1)	От 0 до 115 дБ, шаг 10 дБ
– Диапазон удерживания уровня мощности аттенюатора	От –15 дБм до макс. нормированной выходной мощности со ступенчатым аттенюатором, установленным на 0 дБ. Может быть смещён при использовании механического аттенюатора (опция 1E1).
– Соединитель	Опция 513 = 3,5 SMA (вилка); 50 Ом (ном.); (опция 1ED: тип N для опции 513)
– Максимальная выходная мощность (с опцией 1EA)	+23 дБм (от 9 кГц до 3,2 ГГц); +20 дБм (от 3,2 до 13 ГГц)
Фазовый шум	–101 дБн/Гц на частоте 10 ГГц при отстройке 20 кГц
Негармонические составляющие	–60 дБн на частоте 10 ГГц при отстройке более 10 кГц

Тестеры коэффициента битовых ошибок (BERT)

Измерение коэффициента битовых ошибок (BER) с помощью осциллографа реального времени и ПО M8070A

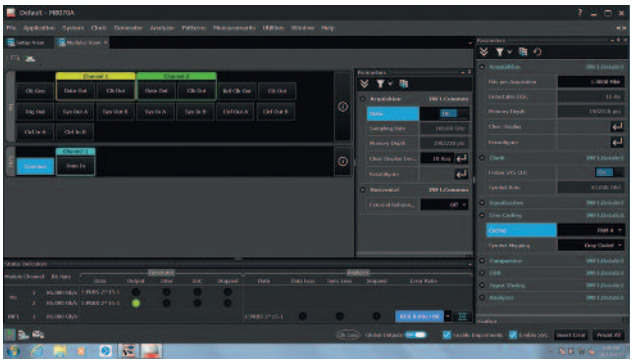
Конфигурация системы для измерения BER с помощью осциллографа реального времени и ПО M8070A

Необходимые предварительные условия

Для успешной интеграции осциллографа реального времени с ПО M8070A необходимо обеспечить выполнение следующих требований:

- поддерживаемые модели осциллографов:
  - DSOZ634A, DSAZ634A, DSOX96204Q, DSAX96204Q;
- версия встроенного ПО осциллографа: 06.30 или выше;
- необходимо, чтобы в осциллографе были установлены следующие лицензии:
  - D9010PAMA: ПО для анализа сигналов с PAM-N модуляцией ;
  - D9020ASIA: ПО для анализа целостности сигналов (применение коррекций, анализ перекрестных помех, InfiniiSim Advanced, анализ целостности питания)
- версия ПО M8070A: 4.0 или выше

На фотографии в качестве примера показана измерительная система, включающая необходимые аппаратные средства: одну из моделей осциллографов, упомянутых выше, модуль генератора кодовых последовательностей M8045A из состава измерительных приборов серии M8040A и кабельные принадлежности. Дифференциальные выходы канала 1 модуля M8045A подключены к входным трактам каналов осциллографа DSAZ634A через выносную головку M8057A.



Органы управления осциллографа Infiniium серии Z встроены в ПО M8070A

Измерение BER

Использование BERT M8040A

Традиционный BERT использует для тестирования битовых ошибок простой метод: посылает известную кодовую последовательность битов и сравнивает в реальном времени принятые биты с ожидаемыми, подсчитывая ошибки. Тактовый сигнал для детектора ошибок обеспечивается генератором кодовых последовательностей, тестируемым устройством или устройством восстановления тактового сигнала.

Использование автономного осциллографа реального времени

Измерения BER (коэффициент битовых ошибок) и SER (коэффициент символьных ошибок) для сигналов PAM-4 требуют восстановления тактового сигнала и наличия по крайней мере двух безошибочных копий идентично повторяющихся битовых кодовых последовательностей в памяти сбора данных. Обычно используется тестовая псевдослучайная двоичная последовательность (PRBS). Осциллограф запоминает эти копии в своей памяти, а затем сравнивает измеренные битовые кодовые последовательности с запомненными и определяет значение BER. Это недоступно для последовательностей с кодированием без возврата к нулю (NRZ). Кроме того, память сбора данных ограничивает длину кодовой последовательности. Предусмотрены два способа измерения BER: для каждого сбора данных входной битовой кодовой последовательности, а также по результатам всех сборов данных (суммарное значение BER).

Использование осциллографа реального времени, управляемого ПО M8070A

Этот метод использует ПО M8070A для управления осциллографом реального времени. В этом случае осциллограф используется только для захвата сигнала, преобразования его в уровни символов (как дигитайзер) и сравнения с ожидаемой кодовой последовательностью, сформированной ПО M8070A. Основными преимуществами этого подхода по сравнению со случаем, когда осциллограф используется в качестве детектора ошибок, являются следующие:

1) сравнение производится с ожидаемой кодовой последовательностью, а не с запомненной (в случае с осциллографом реального времени запомненная кодовая последовательность может уже иметь систематические ошибки).
2) он может работать также с более длинными псевдослучайными двоичными последовательностями (PRBS) (например, с PRBS 2^31 или QPRBS31).
3) он работает как с сигналами NRZ, так и PAM-4 (осциллограф реального времени поддерживает только сигналы PAM-4);
4) он может использовать возможности измерений M8070A (например, измерение устойчивости к джиттеру).

В результате сравнения этих трёх методов анализа (см. таблицу ниже) можно сделать вывод о том, что осциллограф реального времени, управляемый ПО M8070A, обеспечивает преимущество в достижимой скорости передачи данных и гибкости коррекции, но требует больше времени для завершения измерения. Типовые значения BER, которые могут быть проверены с помощью этого метода, - порядка 10^{-6}. Для более низких пороговых уровней BER (меньше чем 10^{-6}) для завершения измерения требуется намного больше времени.

Сводная таблица различных методов анализа ошибок

Автономный осциллограф реального времени	Осциллограф реального времени, интегрированный в ПО M8070A	Детектор ошибок BERT
Отсутствие достоверной информации об ошибках – Сообщаемые значения BER/SER могут быть равны 0 даже в случаях, когда все биты неверные	Достоверная информация об ошибках	Достоверная информация об ошибках вне "мёртвого времени" между сборами данных
BER и SER только для сигналов PAM-4	BER и SER как для сигналов NRZ, так и PAM-4	BER и SER как для сигналов NRZ, так и PAM-4
Отсутствие детальной информации об ошибках – только среднее, минимальное, максимальное значения и среднеквадратичное отклонение BER	Детальная информация об ошибках – подсчитанные/ошибочные принятые биты 0/1/ сравненные/ошибочные символы	Детальная информация об ошибках – подсчитанные/ошибочные принятые биты 0/1/ сравненные/ошибочные символы
Поддерживаемые скорости передачи данных – До 45 Гбод без коррекции и до 58 Гбод с коррекцией (только для сигналов PAM-4)	Поддерживаемые скорости передачи данных – NRZ: до 58 Гбод без коррекции – PAM-4: до 45 Гбод без коррекции и до 58 Гбод с коррекцией	Поддерживаемые скорости передачи данных – NRZ: до 32,414 Гбод – PAM-4: до 30 Гбод
Чувствительность – Может обнаруживать несимметричные сигналы до 50 мВ (размах) для PAM-4 (видимый внутренний раскрыв глазковой диаграммы по крайней мере в 3 раза меньше)	Чувствительность – Может обнаруживать несимметричные сигналы до 50 мВ (размах) как для NRZ, так и PAM-4 (видимый внутренний раскрыв глазковой диаграммы по крайней мере в 3 раза меньше в случае PAM-4)	Чувствительность – Требует внутреннего раскрыва глазковой диаграммы до 70 мВ (размах) как для NRZ, так и PAM-4 (амплитуда размаха несимметричных сигналов для PAM-4 должна быть минимум 210 мВ)
Время измерения – Зависит от таких факторов, как коррекция, символьная скорость и глубина памяти сбора данных	Время измерения – Зависит от таких факторов, как коррекция, целевой показатель BER, символьная скорость, тип кодирования, скорость обновления и глубина памяти сбора данных	Время измерения – Не зависит от символьной скорости; измерение происходит значительно быстрее (несколько миллисекунд до выдачи результата измерения) по сравнению с осциллографом реального времени
Даёт только значения BER для каждого сбора данных и суммарные значения BER для всех сборов данных	Поддерживает сложные виды измерений, такие как накопленное значение BER, устойчивость к джиттеру	Поддерживает сложные виды измерений, такие как накопленное значение BER, устойчивость к джиттеру
Подсчёт ошибок на сигнале, скорректированном с помощью программного обеспечения, которое предоставляет множество возможностей настройки	Подсчёт ошибок на сигнале, скорректированном с помощью программного обеспечения, которое предоставляет множество возможностей настройки	Коррекция с помощью программного обеспечения включена, но не является такой же гибкой, как в случае осциллографа реального времени